

## 低消費電力集積回路の 350°C基本動作実証

### 概要

京都大学大学院工学研究科の金子光顕助教、木本恒暢教授らのグループは、既存の Si (シリコン) 半導体による集積回路では理論上動作不可能な高温環境において、SiC (シリコンカーバイド) 半導体を用いることで集積回路の 350°C基本動作実証に成功しました。

Si 半導体による集積回路は、あらゆる機器の動作を制御する上で欠かせない半導体ですが、動作可能温度が 250°C程度に限られています。近年、集積回路の適応範囲を人の手の届かない高温環境に広げようという動きが高まっています。例えば、地下資源掘削の際、地盤情報のリアルタイムセンシングが求められますが、数 km 以上地表から掘り進める必要があり、深部では 300°C以上に達することもあります。

SiC 半導体は理論的に Si 半導体より高温環境で動作が可能ですが、集積回路の基本要素であるトランジスタの特性制御、および消費電力の低減が課題でした。本グループは、独自の構造を有するトランジスタを開発し、室温~350°Cの温度範囲で安定動作する低消費電力の論理ゲート実証に成功しました。今回の技術により、高温環境により制限されていた資源探索、宇宙開発などの分野発展が期待されます。

本成果は、2022 年 3 月 25 日に応用物理学会第 69 回春季学術講演会で発表されます。

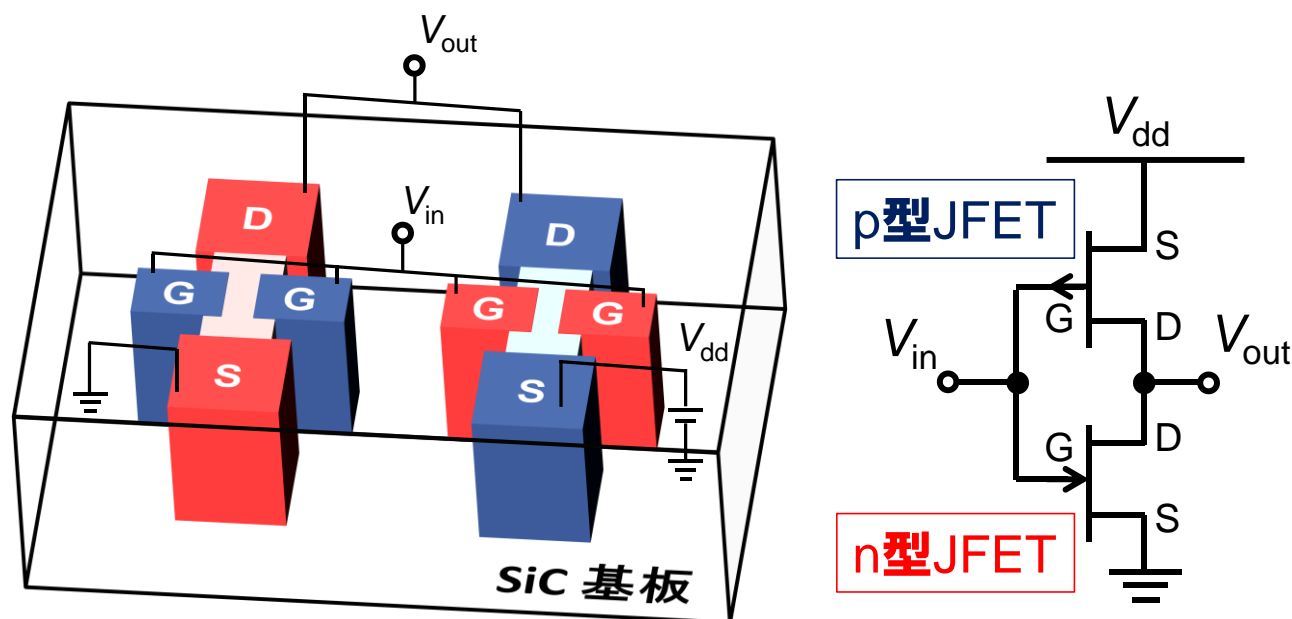


図 (左) 独自構造の SiC トランジスタ模式図と (右) 作製した回路図

## 1. 背景

Si（シリコン、ケイ素）半導体による集積回路技術の発展により、電子機器の小型化や高性能化が達成され、集積回路なくして現代の人々の生活は成り立たないものとなりました。近年、この集積回路の適応範囲を高温環境に広げようという動きが高まっています。例えば、石油・ガスの掘削作業では、周辺温度が約 300°C 中、地盤情報をリアルタイムでセンシングするニーズがあります。また、惑星探索の例では、金星表面の圧力は約 70 気圧、温度は 400°C 以上に達しており、探索機の着陸を難しくしています。他にも、航空機や自動車のエンジン燃焼室の燃焼効率向上に向け、燃料混合比のその場制御が望まれますが、燃焼室内の温度は 600°C に達することもあります。現在主流の Si 半導体は、約 250°C で誤動作を起こしてしまうため、上記のような高温環境への適用は理論上不可能です。

熱に対する耐性が Si より優れた半導体が SiC（シリコンカーバイド、炭化ケイ素）<sup>※1</sup>です。SiC は堅牢な材料として知られており、約 800°C まで正常に動作する性質を有しています。京都大学は SiC 半導体のパイオニアとして知られ、SiC の結晶成長、欠陥低減、物性解明からデバイス作製技術の確立、新構造デバイスの提案と原理実証などの研究に一貫して取り組み、当該分野の学術研究を牽引してきました。

集積回路の基本要素はトランジスタです。Si 集積回路に使用されるトランジスタと同じ構造のトランジスタを SiC で作製すると、SiC 特有の欠陥により特性制御が困難であり、高温環境における信頼性と消費電力の低減が課題でした。そのため、異なる構造のトランジスタを用いた高温でも動作できる SiC 集積回路の開発が世界的に行われていますが、Si 集積回路のような低消費電力化は達成できていませんでした。

今回、本グループは、独自のトランジスタ構造および回路構成を提案し、室温から 350°C までの SiC 論理ゲート動作実証に世界で初めて成功しました。この論理ゲートは Si 集積回路に迫る低消費電力で動作することも明らかになりました。本成果は SiC 集積回路の実用化に大きく貢献し、高温エレクトロニクスの発展に寄与します。

## 2. 研究手法・成果

Si 集積回路を構成するトランジスタは、酸化膜と半導体の接合を利用した MOSFET（金属-酸化膜-半導体電界効果トランジスタ）<sup>※2</sup>です。トランジスタは電流を担う粒子の種類に応じて n 型と p 型の 2 種類に分けることができます。この 2 種類の n 型、p 型 MOSFET を巧みに組み合わせた集積回路の構成方式が相補型と呼ばれるものです。相補型集積回路は待機電力をほぼ 0 にすることができるため、低消費電力化に大きく貢献し、Si 集積回路の莫大な普及に繋がりました。

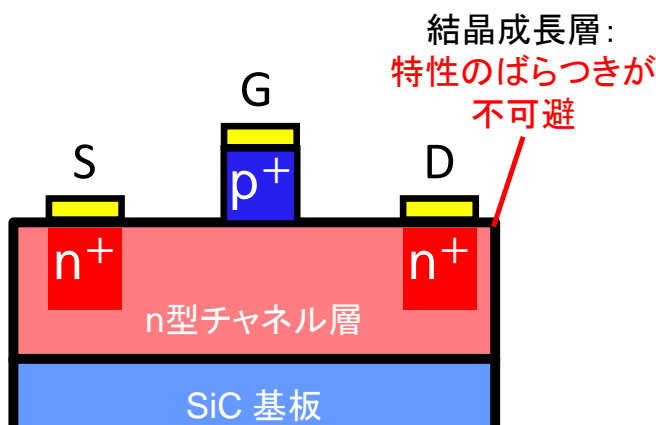
Si と同様に、SiC 表面に SiO<sub>2</sub> 膜を形成すると、SiC トランジスタ（MOSFET）を作製することができます。しかしながら、電流が流れる酸化膜/SiC の接合界面に極めて多くの欠陥（Si の場合の 100 倍以上）が存在し、この界面欠陥が SiC トランジスタの高温環境における安定動作を困難としていました。

集積回路は MOSFET 以外のトランジスタを使用して構成することもできます。中でも、JFET（接合型電界効果トランジスタ）<sup>※3</sup>は電流が流れる領域に MOSFET のような界面欠陥が物理的に存在しないため、高温動作 SiC 集積回路を構成するトランジスタとして有望であり、国内外で研究されています。しかしながら、一般的な方法で作製した JFET は相補型回路の構成が不可能であるため、大きな待機電力が必要とされてしまいます。SiC 集積回路の応用が期待される 300°C 以上の高温環境では供給電力も限られることが予想され、低消費電力化が課題でした。

今回、金子助教と木本教授らは SiC JFET による相補型論理ゲート動作を世界で初めて実証しました。また、Si 半導体では動作が不可能である 350°C における正常動作も確認できました。ポイントは以下の通りです。

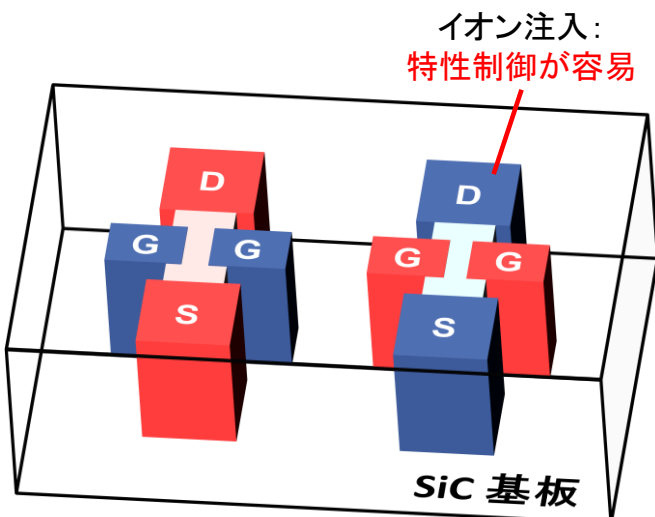
- (1) 相補型回路の構成には n 型、p 型 JFET が必要です。一般的な JFET の作製方法では n 型、p 型どちらか一方しか作製することができませんでした。今回、デバイス構造全てを イオン注入<sup>※4</sup> で作製することにより同一基板上への n 型、p 型 JFET の作製が実現しました。イオン注入は工業的に広く使われている技術であり、量産の観点でも有望な作製方法といえます。
- (2) さらに、トランジスタの特性として、ゲート端子に電圧を加えていないときは電流を流さないノーマリーオフ型の特性が必須となります。この特性も一般的な JFET の作製方法では実現が難しいですが、JFET の構造を工夫することでノーマリーオフ JFET の作製を達成しました。

従来型の JFET の構造を図 1 に示します。JFET のチャンネル領域は結晶成長層で構成されていますが、n 型、p 型両方の結晶成長層を同一基板上に作製することは技術上難しいです。また、半導体ウェハ内でドーピング密度の面内分布が約 10% 存在するため、ノーマリーオフ化が困難です。本研究で作製した JFET の構造を図 2 に示します。イオン注入による局所的伝導型制御を行うことで n 型、p 型 JFET の同一基板上への作製を実現しました。また、チャンネル領域を両側から挟み込む形でゲート領域を構成するダブルゲート構造とすることで、ノーマリーオフ化を達成しました。作製した相補型 JFET は室温から 350°C の温度範囲で正常に動作し、待機状態の消費電力は最大でも数十 nW (ナノワット) 以下に抑えられることがわかりました。海外で提案されている同じ JFET を使用した回路は待機状態で数 mW (ミリワット) 以上の電力を消費するため、1 万分の 1 以下の消費電力に抑えられる本提案の優位性が示されました。



n 型と p 型素子をペアで構成する相補型のトランジスタ構造を作製することが困難

図 1 一般的な方法（結晶成長）により作製した n 型 JFET の模式図



相補型のトランジスタ構造を容易に作製でき、著しい低消費電力化が可能

図 2 本研究で提案する手法（イオン注入）で作製した n 型および p 型 JFET の模式図

### 3. 波及効果、今後の予定

本研究は高温エレクトロニクスの新規創生を期待されながら遅々として進まない高温動作集積回路の実用化につながる成果です。集積回路とは異なる分野で市場形成が順調に進んでいる SiC 半導体で使用される標準的なプロセスで本提案の回路が作製できることも特筆すべき点です。MOSFET 一辺倒で進んできた集積回路の歴史に一石を投じる結果ですが、微細化による小型化、高速化、高機能化が JFET でも可能かどうか、更なる基礎研究が必要であり、引き続き検討を進めていく予定です。

### 4. 研究プロジェクトについて

本研究は科学技術振興機構(JST)から産学共創プラットフォーム共同研究推進プログラム(OPERA プログラム、JPMJOP1841) および村田学術振興財団、稲盛財団からの助成を受けて実施されました。

#### <用語解説>

※1 SiC (シリコンカーバイド、炭化珪素)：シリコン(ケイ素)と炭素(ダイヤモンド)の1:1の化合物である。原子間の結合力が強く、絶縁破壊や高温に強い半導体材料である。その優れた性質を活かせば、革新的な高性能パワーデバイス(電力用半導体素子)を実現できると期待され、日米欧で研究開発が活発化している。近年の研究開発の進展により、600~3300ボルト級の素子の実用化が始まり、顕著な省エネ効果を実証している。我が国においても、内閣府が主導した「最先端研究開発支援(FIRST)プログラム」30課題の内の一に選ばれるなど、戦略材料と位置づけられている。

※2 MOSFET (金属-酸化膜-半導体電界効果トランジスタ)：金属と絶縁性酸化膜(一般にはSiO<sub>2</sub>)と半導体の積層構造を用いたトランジスタ。ドレイン、ソース、ゲートの3端子から成り、ゲート端子に電圧を印加することで酸化膜と半導体の境界部(界面)に電気の通り道が形成され、ドレイン端子、ソース端子間が導通する。つまり、ゲート端子の電圧で、回路をオン・オフできる素子である。

※3 JFET (接合型電界効果トランジスタ)：半導体中のpn接合を用いたトランジスタ。pn接合はp型半導体とn型半導体が接している面のことで、接合面付近に電気を流さない領域を形成する。ドレイン、ソース、ゲートの3端子からなり、ゲート端子に電圧を印可することでpn接合により塞がれていた電気の通り道を開くことでドレイン端子、ソース端子間が導通する。MOSFETと異なり酸化膜と半導体の界面近傍ではなく半導体全体に電流が流れるのが特徴。

※4 イオン注入：イオン化した原子または分子を高速に加速し半導体に衝突させることで(異種)原子を半導体内部に埋め込む方法。n型、p型半導体は母材となる半導体と異なる原子が存在(ドーピング)することで形成され、イオン注入により局所的な伝導型制御が可能となる。一般的に、SiCを含む堅牢な材料ではイオン注入時に形成されたダメージが不可逆的性質を持ち、半導体として正常動作しなくなるが、SiCは例外的に高温で熱処理を行うことで結晶性が回復し、n型、p型伝導が正しく得られる。

#### <研究者のコメント>

SiC半導体は、省エネの切り札と言われるパワー半導体としての活躍が目覚ましいですが、SiC半導体の優れた材料物性が発揮できる分野の拡大に貢献できる結果を示せたことを喜んでいますが、これを契機に国内外の

高温動作 SiC 集積回路の基礎研究および実用化がさらに加速すること、宇宙・地球深部など未知の解明に貢献することを期待しています。(金子 光顕)

**<論文タイトルと著者>**

タイトル SiC 相補型 JFET 論理ゲートの 350°C動作

著者 金子 光顕、中島 誠志、金 祺民、木本 恒暢

国内会議 応用物理学会第 69 回春季学術講演会